

# ESTRUCTURA DE TRAMA STM-1

Con referencia a la estructura de trama, el encabezado SOH y POH, el mapeado de señales PDH sobre el contenedor virtual y el proceso de punteros.

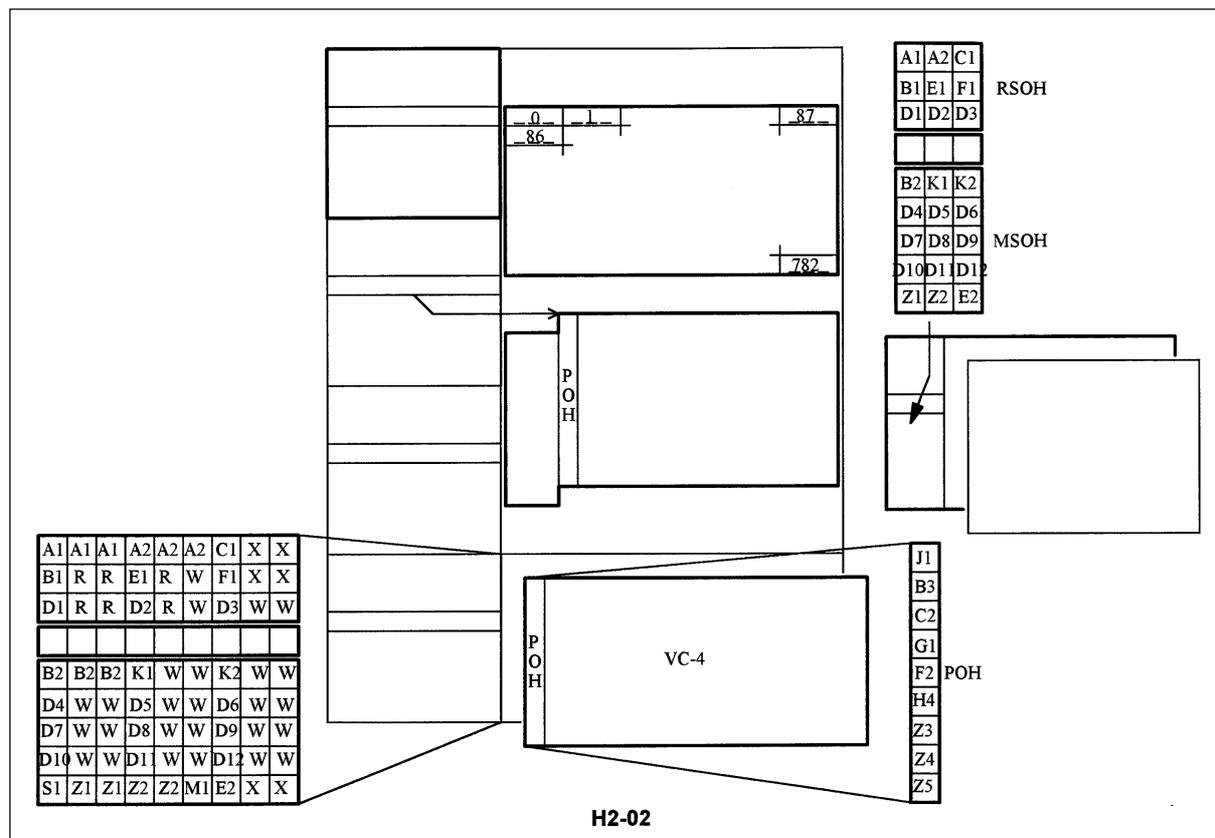
## 1- ENCABEZAMIENTO DE SECCIÓN SOH

### 1.1- CADENA DE MULTIPLEXACIÓN

El primer nivel de la jerarquía digital sincrónica corresponde a una velocidad de **155.520 kb/s** y se denomina **Módulo de Transporte Sincrónico STM-1**. La cadena de multiplexación para llegar al STM-1 se muestra en la **Fig 01**. Se puede partir desde cualquiera de los niveles jerárquicos actuales (el nivel de 8448 kb/s se ha descartado) y mediante el armado de tramas sucesivas se llega a STM-1. Los pasos intermedios se indican en la **Tabla 01**.

**Tabla -01. Armado del módulo de transporte STM-1.**

<b>C</b>	Contenedor: está diseñado para transportar un canal plesiócrono de acuerdo con ITU-T G.703 o para señales de banda ancha en el Modo de Transferencia Asíncrono ATM.
<b>VC</b>	Contenedor Virtual: se estructura de dos formas. Una de ellas reúne al contenedor más una Tara de Trayecto POH; la otra posibilidad contiene varios TUG.
<b>TU</b>	Unidad de Tributario: contiene los punteros que indican la posición de cada VC dentro de la trama.
<b>TUG</b>	Grupo de Unidades de Tributario: resulta de la multiplexación por entrelazado de Bytes de unidades TU.
<b>AU</b>	Unidad Administrativa: se trata de una trama que contiene al contenedor virtual VC y los punteros PTR que indican la posición de éste respecto del módulo STM-1.
<b>STM-1</b>	Módulo de Transporte Sincrónico: se efectúa mediante el agregado de la Tara de Sección SOH.



**Fig 01. Formato de la trama STM-1**

## ESTRUCTURA DE TRAMA STM-1

Las sucesivas etapas para arribar al STM-1 se pueden imaginar como una serie de tramas (**contenedores**), una dentro de la siguiente, con información de encabezamiento adicional. Otra forma de imaginar el funcionamiento es mediante un cable multipar a grupos. El contenedor inicial es un par (con una identificación que lo particulariza denominado *Path Trace*); con varios pares se integra un grupo al cual se le agrega una identificación adicional; con varios grupos se integra un cable.

La trama del STM-1, que se muestra en la **Fig 01**, contiene 270 Bytes de longitud y 9 filas de altura. Los 9 primeros Bytes se usan para la **Tara de Sección SOH** y para los **Punteros PTR** del VC-4 (fila 4). La duración de cada trama es de 125 µseg con lo cual tiene el mismo período que el muestreo del canal a 64 kb/s y la trama de 2048 kb/s. Visto desde este punto de vista cada Byte de la trama corresponde a un canal de 64 kb/s. La misma **Fig 01** muestra la trama STS-1 (similar a STM-0 o sub-STM-1) de velocidad un tercio (51.840 kb/s) de aplicación para USA o sistemas de 21x2 Mb/s. La SOH ocupa 3 Bytes de ancho. Entrelazando 3 sistemas STS-1 se obtiene un STS-3 equivalente a STM-1.

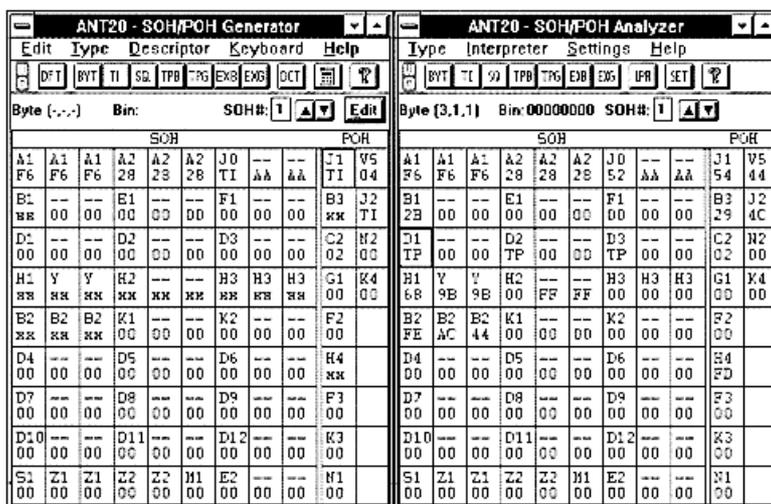
El sistema prevé la **aleatorización** de la señal de salida del STM-1. La aleatorización necesita inicializarse con la puesta en uno (1) de los flip-flop al comienzo de la trama. No se aleatorizan los Bytes correspondientes a la primera fila de RSOH. El polinomio generador de la aleatorización es  $X^7+X^6+1$ . La trama STM-N se aleatoriza completa con el mismo polinomio.

### 1.2- FUNCIÓN DE LA TARA DE SECCIÓN

La Tara de Sección **SOH** (*Section Over-Head*) está constituida de 9x9 Bytes de los cuales muchos no están aún definidos y quedan disponibles para aplicaciones futuras. En la **Fig 01** y en los esquemas inferiores se muestra la denominación y ubicación de ellos. Se detectan ciertas incompatibilidades entre generaciones de software que soportan las funciones de cada Byte. Los Bytes correspondientes a las filas 1 a 3 se utilizan para aplicaciones entre repetidores **RSOH** mientras que los Bytes de las filas 5 a 9 se aplican entre terminales de multiplexación **MSOH**. En la **Tabla 02** se indica la función y descripción particular de cada byte; además se muestra una fotografía de la pantalla de un instrumento analizador de trama STM-1.

La distribución de los bytes en el encabezado se muestra en la siguiente tabla. Téngase presente que los bytes xx son utilizados solo en los equipos de radioenlace como canal de servicio *Wayside* para proveer una interfaz de 2 Mb/s. Por otro lado, los bytes indicados con (---) no están utilizados.

	A1	A1	A1		A2	A2	A2		J0	xx	xx	
	B1	M	M		E1	M	xx		F1	xx	xx	<b>RSOH</b>
	D1	M	M		D2	M	xx		D3	xx	xx	
	H1	---	---		H2	---	---		H3	H3	H3	<b>PTR</b>
	B2	B2	B2		K1	xx	xx		K2	xx	xx	
	D4	xx	xx		D5	xx	xx		D6	xx	xx	<b>MSOH</b>
	D7	xx	xx		D8	xx	xx		D9	xx	xx	
	D10	xx	xx		D11	xx	xx		D12	xx	xx	
	S1	Z1	Z1		Z2	Z2	M1		E2	xx	xx	



**Fig 02. Formato del encabezado SOH.**

## ESTRUCTURA DE TRAMA STM-1

**Tabla 02: Composición del encabezado SOH**

<b>ENCABEZADO DE SECCIÓN ENTRE REGENERADORES RSOH.</b>	
<b>-A1/A2</b>	6 Bytes. A1 (1111 0111) y A2 (0010 1000) sirven para el <b>alineamiento de trama</b> . A1 y A2 se repiten 3 veces. La primera fila de RSOH no es aleatorizada. De los 6 bytes solo algunos son usados para la pérdida y recuperación de alineamiento (OOF y LOF); generalmente el tercer y cuarto Byte.
<b>-C1/J0</b>	1 Byte. Como byte C1 identifica a cada STM-1 dentro de un nivel superior STM-N lo que facilita la operación Add-Drop. También se ha definido como J0 para identificación de traza de la sección ( <i>Section Trace</i> ) de regeneración en STM-1 (ver J1 y J2 en POH de VC-4 y VC-12).
<b>-B1</b>	1 Byte. Byte de paridad par del tipo <b>BIP-8</b> ( <i>Bit Interleaved Parity</i> ) para el monitoreo de la tasa de error entre repetidores. Calculado sobre la trama STM-1 transmitida previamente y aleatorizada, es colocado antes de la aleatorización. En un STM-N solo el primer STM-1 lleva paridad de todas las tramas aleatorizadas. Cada uno de los bits de B1 (1..8) controla el bit correspondiente de los bytes de la trama (el primer bit de B1 es paridad par del primer bit de todos los bytes de la trama anterior y así sucesivamente).
<b>-E1</b>	1 Byte. Canal de comunicación a frecuencia vocal para operación y mantenimiento ( <i>orderwire</i> ). Es un canal entre repetidoras ( <i>omnibus</i> ) de 64 kb/s con codificación PCM. En STM-N solo el primer STM-1 lleva canales orderwire. La señalización es del tipo multifrecuencia dentro de banda.
<b>-F1</b>	1 Byte. Reservado para uso del operador de la red, para conexiones de canal de datos temporal. Se accede como canal de datos a 64 kb/s con interfaz V.11 o G.703.
<b>-D1/D3</b>	3 Bytes. Sirve para el tránsito de canales de comunicación de datos <b>DCC</b> entre repetidores ( $DCC_R$ a 192 kb/s). Es usado para la Gestión de la red SDH (TMN). En STM-N solo el primer STM-1 lleva los canales DCC.
<b>-R/M</b>	6 Bytes. Son destinados para uso del medio de enlace. En los sistemas radioeléctricos se usa para la comunicación del sistema de conmutación automática, para alarma de errores, para reporte de potencia recibida, como <i>Hop Trace</i> . Son de aplicación propietaria del fabricante.
<b>ENCABEZADO DE SECCIÓN ENTRE MULTIPLEXORES MSOH.</b>	
<b>-B2</b>	3 Bytes. Paridad par del tipo BIP-24 para el monitoreo de errores entre terminales. Se calcula sobre la STM-1 anterior aleatorizada, sin los bytes RSOH. En STM-N cada STM-1 lleva los Bytes B2 propios.
<b>-K1/K2</b>	2 Bytes. Son usados para la comunicación entre sistemas de conmutación automática (protección por redundancia). Para los enlaces de microondas se aplican los Bytes Y. En STM-N solo es usado en el primer STM-1 para llevar K1/K2. Su contenido es:
<b>.BBBB</b>	4 bits. Lleva el requerimiento de conmutación (indica el tipo de conmutación entre las posibilidades: forzada; con alta o baja prioridad; falta de señal; señal degradada).
<b>.EEEE</b>	4 bits. Indica el número del canal colocado en la reserva 0, 1... 14, extra.
<b>.SSSS</b>	4 bits. Identifica al estado de la reserva.
<b>.O</b>	1 bit. Indica el código de camino corto o largo.
<b>.TTT</b>	3 bits. Lleva <b>Alarmas remotas</b> de <i>Sección Multiplexor</i> : MS-AIS:111 y MS-FERF:110. Estas alarmas remotas indican que el extremo distante recibe AIS o tiene alarma grave (FERF).
<b>-D4/D12</b>	9 Bytes. Canal de comunicación de datos entre terminales (DCCM a 576 kb/s) para conexión de la red de gestión TMN. Normalmente los canales DCCR y DDCM se utilizan por separado para el transporte de datos de supervisión.
<b>-S1</b>	1 Byte. (RRRR SSSS) se aplica para el <b>estado de sincronización</b> (ITU-T G.811, G.812 local o G.812 tránsito, calidad desconocida y no usar para sincronización). Los bits RRRR se encuentran reservados.
<b>-Z1,Z2</b>	4 Bytes. Reservados sin aplicación actual.
<b>-M1</b>	1 Byte. Propuesto para la secuencia (RRRR FEBE); donde los bits FEBE llevan información del número de errores en base al Byte B2.
<b>-E2</b>	1 Byte. Canal de servicio entre terminales multiplexores. Se trata de un canal orderwire a 64 kb/s con codificación PCM.

### 1.3- NOTAS

**FUNCIONES GENERALES.** Resumiendo el encabezado de sección SOH realiza las siguientes funciones:

- Alineamiento de trama (Bytes A1 y A2).
- Identificación de STM-N (Byte C1) o identificación de sección (J0).
- Información de paridad (Bytes B1 o B2).
- Canales de servicio vocal (Bytes E1 y E2) y de datos (F1).
- Información de gestión (Bytes D1...D3 y D4...D12).
- Información de conmutación (Bytes K1 y K2).
- Información para sincronismo (Byte S1).
- Alarmas remotas (Byte K2 y M1).
- Información para enlaces radioeléctricos (Bytes R/M).
- Canal de servicio Wayside para enlaces radioeléctricos (XX).
- Bytes reservados sin aplicación (---)

## ESTRUCTURA DE TRAMA STM-1

**CANAL ORDERWIRE (E1-E2).** En el interior de la red SDH se requieren canales de servicio. Se utiliza la codificación PCM a 64 kb/s. La señalización es fija para llamada colectiva y dentro de banda (2 entre 8 frecuencias) para llamada selectiva. Se dispone de una señalización dentro de banda del tipo **DTMF** (*Dual-Tone Multiple Frequency*) "2 entre 8"; es decir:

<b>1209</b>	<b>1336</b>	<b>1477</b>	<b>1633</b>	Hz
1	2	3	A	<b>697</b>
4	5	6	B	<b>770</b>
7	8	9	C	<b>852</b>
*	0	#	D	<b>941</b>

**APS** (*Automatic Protection Switch*). Este protocolo es útil en las redes en anillo o como conmutación automática N+1. Utiliza los Bytes K1-K2 (para conmutación de protección N+1 en fibras ópticas), y K3-K4 (para protección en anillos mediante cross-connect de VC-4 y VC-12 respectivamente).

El intercambio de comandos entre dos terminales en la red SDH es el siguiente de acuerdo con **ITU-T G.841** (se indica el mensaje en los bits BBBB y SSSS):

En estado normal los terminales se intercambian los mensajes:	B=No Request	S=Idle
El terminal B detecta una alarma (LOS) y envía el mensaje:	B=Signal Fail	S=Idle
El terminal A coloca en paralelo el canal, el mensaje es:	B=Reverse Request	S=Bridged
El terminal B conmuta y responde con el mensaje:	B=Signal Fail	S=Bridged and Switched
Con la normalización de la falla el terminal B envía:	B=Wait to Restore	S=Bridged and Switched
Luego del tiempo de espera envía el mensaje:	B=No Request	S=Bridget
El terminal A responde:	B=No Request	S=Idle
El terminal B pasa a normal inicial:	B=No Request	S=Idle

Otros mensajes que están definidos: Do not Reverset; Excercise; Manual SW; Forced SW; SD-Low Priority; SF-High Priority; Lockout.

## ESTRUCTURA DE TRAMA STM-1

### 2- CONTENEDOR VIRTUAL VC-4

La trama STM-1 contiene en su interior la Carga Útil (*Payload*). Esta carga puede provenir desde cualquiera de los niveles jerárquicos. Se analiza el caso cuando se accede desde el nivel correspondiente a 140 Mb/s y 3x34 Mb/s.

#### 2.1- FUNCIÓN DE TARA DE TRAYECTO POH

Los Bytes de la Tara de Trayecto **POH** (*Path OverHead*) forman parte de los Contenedores Virtuales y consiste de un Byte por fila de acuerdo con la **Fig 01**. Así como la SOH se usa para la comunicación a nivel de STM-1 (RSOH entre repetidores y MSOH entre terminales), la POH se usa para la comunicación a nivel de VC-4 (entre extremos del trayecto). Se disponen de esta manera 3 tipos de canales de servicio y de control de errores: entre repetidores (E1,B1), entre terminales (E2,B2) y entre extremos de canal (F2,B3).

**Tabla 03: Encabezado de trayecto POH sobre en contenedor virtual VC-4.**

<b>-J1</b>	1 Byte. Verificación (por parte del receptor) del estado (continuidad e identificación) de la conexión en el trayecto del VC. Se trata de una secuencia de 16 o 64 Bytes fijos; sirve para identificar la autenticidad del origen de la trama recibida. El primer Byte (1CCC CCCC) es de paridad CRC-7 (con polinomio generador $X^7+X^3+1$ ); sirviendo además como alineamiento de la secuencia. Los restantes 15 Bytes (OXXX XXXX) llevan en formato ASCII-7 bits ( <b>ITU-T E.164</b> ) una palabra programable y fija. Normalmente se programa para identificar el origen y destino del trayecto involucrado.
<b>-B3</b>	1 Byte. Byte de paridad par del tipo BIP-8 para monitoreo de error en el trayecto del contenedor virtual VC-4. El cálculo se efectúa antes del aleatorizador pasando de una sección a la siguiente cuando se transita a nivel de STM-1.
<b>-C2</b>	1 Byte. Etiqueta de señal. Indica la existencia o ausencia y la composición de la carga útil (no equipado; equipo no especificado; C-3 o C-4; ATM, MAN o FDDI). En el estado de programación C2= 0..0 se inhiben alarmas en el receptor.
<b>-G1</b>	1 Byte. (FEBE FXXX) es un canal de retorno. Indica el estado del trayecto y la calidad de la transmisión (XXX no usados):
<b>.FEBE</b>	4 bits. Indican el número de errores (0 a 8 errores de acuerdo con B3).
<b>.FERF</b>	1 bit. Determina una alarma remota (alarma estado 1) de señal recibida no válida (alarmas LOF, LOS, AIS).
<b>-F2</b>	1 Byte. Proporcionan canales de comunicación para el usuario.
<b>-H4</b>	1 Byte. (PPSS CCCT) proporciona una indicación como puntero para las celdas <b>ATM</b> o de indicación de multitrama de 2 Mb/s. En el primer caso son 6 bits como puntero de la celda (indica el número de bytes a partir de H4 que se encuentra la primer celda ATM completa de 53 Bytes). De esta forma H4 actúa de alineamiento de celda ATM. En el segundo caso son 4 bits (CCCT) para señalar el valor de la trama dentro de la multitrama (posición de los bytes V1..V4 del TU-12).
<b>-F3</b>	1 Byte. Proporciona un canal de comunicación similar a F1/F2.
<b>-K3</b>	1 Byte. Se utiliza para conmutación automática de protección <b>APS</b> a nivel de VC4.
<b>-N1</b>	1 Byte. Aplicable para monitoreo de conexión en tandem <b>TCM</b> .

**IDENTIFICADORES.** En las redes SDH se encuentran una variedad de identificadores de la información:

<i>Section Trace</i>	Byte J0	SOH	Identifica la señal STM-1 dentro de una trama STM-N. Es utilizada en los sistemas de línea óptica entre terminales. Los distintos Bytes J se estructuran como un mensaje de 16 bytes en total.
<i>Path Trace</i>	Byte J1	POH-VC4	Identifica al contenedor virtual VC-4 dentro de una red SDH. Inicia y termina donde el VC-4 es demultiplexado.
<i>Path Trace</i>	Byte J2	POH-VC12	Identifica al contenedor VC-12 en toda la red. Inicia y termina cuando el canal de 2 Mb/s es extraído del VC-12.
<i>Hop Trace</i>	Byte R/M	SOH	Identifica al salto de radioenlace STM-1. Esta parte de la trama dispone de un protocolo no normalizado.

**ETIQUETA DE SEÑAL.** Se disponen de dos tipos de etiquetas de señal para identificar la carga útil:

<i>Signal Label</i>	Byte C2	POH-VC4	Identifica el tipo de carga útil que contiene el contenedor VC-4.
<i>Signal Label</i>	Byte V5	POH-VC12	Identifica el tipo de carga útil que contiene el contenedor VC-12.

Una diferencia entre el identificador (Trace) o entre las etiquetas (Label) que son recibidas y las esperadas determina una alarma denominada en forma genérica *Mismatch*. Esta alarma puede desencadenar una serie de acciones como la supresión de la señal hacia delante y su reemplazo por AIS.

## ESTRUCTURA DE TRAMA STM-1

La carga útil del VC-4 puede contener: un tributario de 140 Mb/s; tres tributarios de 34 Mb/s cada uno; 63 tributarios de 2 Mb/s o celdas ATM. A continuación se estudian los dos primeros tipos de carga útil. Más adelante en este Capítulo se analiza el caso de la carga útil de 2 Mb/s.

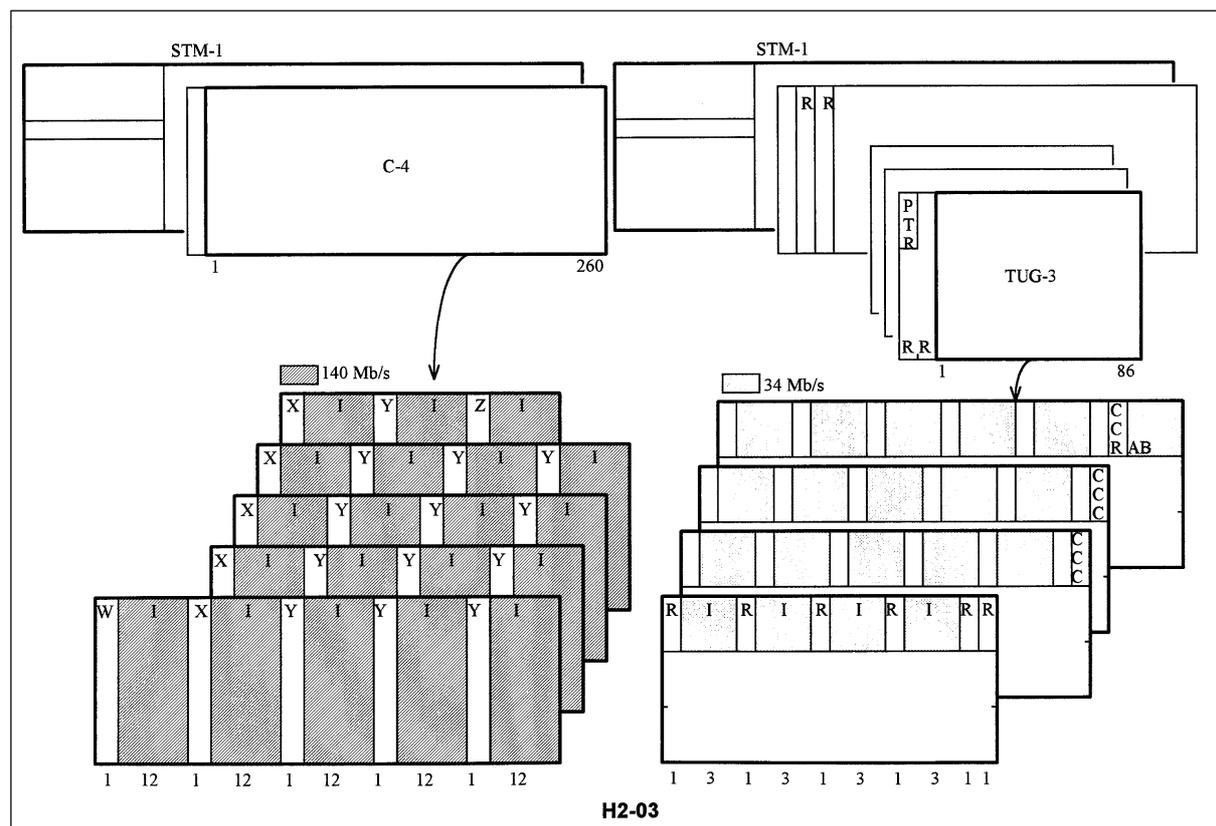
### 2.2- TRAMA PARA 140 Mb/s

Se tienen las siguientes características:

- El Contenedor **C4** está compuesto de 260 Bytes de longitud y 9 filas de altura.
- Por comodidad y simplicidad de dibujo los 260 Bytes se han plegado en la **Fig 03** en 5 capas muy similares.
- Los 260 Bytes se dividen en 20 grupos de 13 Bytes de los cuales 12 contienen información **I**.
- Como la trama de 140 Mb/s es una velocidad plesiócrona se implementa la justificación para su ingreso en la red SDH.
- Además se requiere suficientes rellenos para llevar los 140 a 149 Mb/s.
- El funcionamiento de la justificación es similar al definido en las tramas PDH.
- El espacio **S** puede llevar información o relleno y el control se efectúa mediante los bits **C**.
- El detalle de la trama se encuentra en la **Tabla 04**.

**Tabla 04: Función de los Bytes en contenedor C-4 con tributario a 140 Mb/s.**

<b>-I</b>	20x12 Bytes. Información del tributario de entrada de 140 Mb/s.
<b>-W</b>	1 Byte. Información del tributario de entrada a 140 Mb/s.
<b>-Y</b>	13 Bytes. (1111 1111) son de relleno; se trata de una justificación fija.
<b>-X</b>	5 Bytes. (CRRR RRTT) se usan para control del proceso de justificación <b>C</b> , para tara de trayecto <b>T</b> del contenedor y relleno <b>R</b> (bits 1). El estado <b>C=11111</b> (5 Bytes <b>X</b> ) indica que en <b>S</b> se encuentra un relleno.
<b>-Z</b>	1 Byte. Se trata de la secuencia (I I I I I SR) para información desde el tributario 140 Mb/s (bits <b>I</b> ) y para oportunidad de justificación positiva <b>S</b> y relleno <b>R</b> (1).



**Fig 03. Mapeado de 34 y 140 Mb/s en VC-4.**

### 2.3- TRAMA PARA 3x34 Mb/s

Por el caso de querer ingresar 3 tributarios de 34 Mb/s, en la **Fig 03** se muestra que cada contenedor VC-3 lleva en su interior un tributario de 34 Mb/s (equivalente a 21x2 Mb/s) e información adicional de relleno **R**, control de justificación **C** y oportunidades de justificación (Bytes **A/B**).

## ESTRUCTURA DE TRAMA STM-1

En las primeras Recomendaciones de ITU-T se tenía previsto el uso de 4x34 Mb/s dentro de un STM-1. En las revisiones posteriores se desechó tal posibilidad privilegiando el uso de 3x34 Mb/s para uniformarlo con 3x45 Mb/s de la norma Norteamericana STS-1. Tres tramas STS-1 equivalen a una trama STM-1.

Como en el caso anterior:

- La justificación permite la entrada de un canal plesiócrono en la red sincrónica.
- La justificación del tributario plesiócrono en el caso de 140 Mb/s es positiva y en 2 y 34 Mb/s es negativa-nula-positiva.
- La trama del VC-3 consiste de 84 Bytes de ancho y 9 Bytes de altura.
- Cada 3 filas de altura se repite la secuencia de Bytes. Los 84 Bytes se dividen según la **Tabla 05**.
- A este VC-3 se le agregan los **punteros** y rellenos para obtener un total de 86 Bytes de ancho.
- El resultado es la unidad de tributario TUG-3.
- Esta TUG-3 puede obtenerse también mediante la multiplexación de 21 unidades TU-12 (para 2 Mb/s).
- Con 3 unidades TUG-3 entrelazadas por octetos se obtiene el contenedor VC-4.
- Es necesario el agregado de la Tara de Trayecto POH en el primer TUG-3 y un Byte de relleno en los otros dos TUG-3.
- Se obtienen de esta forma los 261 Bytes de VC-4 (3x [86+1]).

**Tabla 05: Función de los Bytes en contenedor C-3 con tributario a 34 Mb/s.**

<b>-I</b>	21x3 Bytes. Información de tributario de 34 Mb/s.
<b>-R</b>	Para relleno (1111 1111) y llevar los 34 Mb/s a 50 Mb/s.
<b>-C</b>	5 Bytes. (RRRR RRC <sub>1</sub> C <sub>2</sub> ) se usan para relleno R y control de justificación negativa C <sub>1</sub> y justificación positiva C <sub>2</sub> sobre los bits S <sub>1</sub> y S <sub>2</sub> . El estado Ci=1111 indica un bit de relleno sobre Si.
<b>-A</b>	1 Byte. (RRRR RRRS <sub>1</sub> ) lleva una oportunidad para el proceso de justificación negativa y rellenos.
<b>-B</b>	1 Byte. (S <sub>2</sub> I I I I I I) lleva una oportunidad para justificación positiva junto con información I.

## ESTRUCTURA DE TRAMA STM-1

### 5- PUNTEROS PARA AU-4

#### 5.1- DIGRESIÓN: LA JUSTIFICACIÓN Y EL CALENDARIO

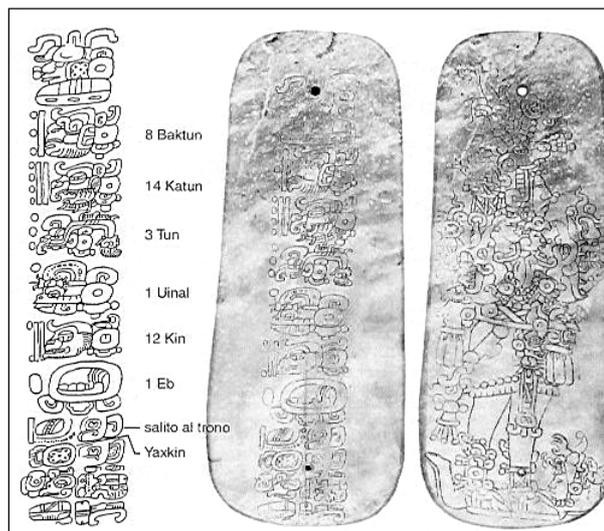
El proceso de justificación de tiempo más importante de las civilizaciones es el calendario (importante por la relación existente entre éste y el período de plantación agrícola). Se trata de reunir 3 relojes plesiócronicos entre sí: el reloj diario (rotación de la Tierra sobre su eje), el reloj mensual (ciclo de crecimiento y mengua de la Luna) y reloj anual (rotación de la Tierra alrededor del Sol). El reloj lunar es importante para la navegación, debido al flujo y reflujo de las mareas. Un último reloj el “año galáctico” (rotación del Sol en nuestra Galaxia) es de 200 millones de “años solares” y normalmente no se toma en cuenta. Hace solo un año galáctico se iniciaba la expansión de los dinosaurios en la Tierra.

El conocimiento de la duración del año solar cercano a 365,25 días se remonta al menos al **Imperio Nuevo** (Valle río Nilo, 1500 aC). El año lunar egipcio contaba con 12 meses de 20 días, con un mes adicional cada 3 años. Este calendario lunar era usado por la oligarquía sacerdotal, en tanto que el calendario solar era de aplicación civil. Se determinaron 12 meses de 30 días a lo que se añadían 5 días adicionales al final (se iniciaba con el elíaco de Sirio que indicaba la inminencia de la inundación anual del Nilo).

El calendario griego se iniciaba en 776 aC (celebración de los Primeros Juegos Olímpicos); el calendario musulmán en 622 dC (partida de Mahoma de La Meca denominado Hégira); el calendario maya en 3114 aC; el calendario hebreo se inicia con la creación del mundo 3007 años antes de la fundación de Roma. La semana de 7 días se originó en Babilonia donde el séptimo día se consideraba de mala suerte. El calendario lunar es usado por los musulmanes (12 meses de 29 y 30 días en forma alternada). El verdadero mes lunar tiene 29,5306 días y el año lunar tiene 354,37 días. Este corrimiento hace que el año cristiano y el musulmán se igualen en el 20.874.

El calendario maya (el único pueblo que alcanzó la escritura en América) se inicia el 13-08-3114 aC y finaliza el 24-11-2012 dC (inicio y muerte del mundo). Consta de 5 números: *Baktun* (144000 días), *Katun* (7200 días), *Tun* (360 días), *Uinal* (20 días) y *Kin* (1 día). En la fotografía anexa se muestra una piedra tallada con la fecha viernes 17 de septiembre de 320 dC.

Por otro lado, hasta el año 46 aC la duración del calendario romano tenía 355 días (4 meses de 31 días, 1 de 28 días y 7 de 29 días). Para el ajuste con el calendario solar se añadían días en forma irregular. Por distintas razones (política y guerras) se fue acumulando un fuerte desajuste en los calendarios de medioriente, del cual derivan el calendario actual. Los egipcios en el año 239 aC determinaron el año bisiesto pero no se aplicó hasta el imperio romano. **Julio Cesar** introdujo en el año 707 AUC (*Anno Urbis Condita*e -calendario romano partiendo desde la fundación de Roma- equivalente a 46 aC) el calendario actual de 365 días. César se vio obligado a añadir 90 días al año 46 aC para el ajuste inicial del calendario más un ajuste periódico posterior. En el **calendario Juliano** (por consejo del astrónomo griego Sosígenes) cada año divisible por 4 consta de 366 días mientras que el resto de 365 días.



En un principio, el día a intercalar se añadía en la víspera del 25 de febrero. Se denominaba entonces **bisexto** (segundo-sexto día antes de calendas de marzo). Se usa cada 4 años para igualar la cadencia de giro de la Tierra sobre su eje (reloj diario tropical) y la cadencia de giro de la Tierra alrededor del Sol (reloj anual). Ambos **relojes son plesiócronicos** y requieren una corrección periódica (cada 4 años). Los romanos pensaban que febrero era un mes de mala suerte y decidieron acortarlo, de allí la distribución de días en el mes. En el año 45 aC la longitud de año tropical (relación entre el reloj diario y el anual) era de 365,24232 días por lo que se acumulaba un error de 664 seg al año a pesar del año bisiesto. Un día cada 130 años.

En 1288 AUC (535 dC), Dionisio determinó que Cristo nació 535 años antes y se fijó entonces el año 0 dC. En el año 1582 dC la longitud del año era de 365,24222 y se habían acumulado ya varios días de diferencia. El Papa **Gregorio XIII** decide entonces (siguiendo al astrónomo bávaro C.Clavius) compensar la diferencia de 11 días acumulados con el propósito que la pascua se produjera en la primer luna llena luego del equinoccio del invierno boreal. El año 1582 duró, por decreto, 10 días menos con el fin que el equinoccio de primavera fuera el 21 de marzo. Por otro lado, para prevenir las correcciones hacia el futuro, se decretó que los años bisiestos centenarios no divisibles por 400 (1700, 1800, 1900, 2100) se convierten en años comunes. Tal es el denominado **calendario Gregoriano**. La falta de aplicación de este criterio produjo errores aún en épocas cercanas. La **Revolución de Octubre** en Rusia (24 de octubre según el calendario ruso) ocurrió el 6 de noviembre de 1917. Rusia adoptó el calendario en 1918.

## ESTRUCTURA DE TRAMA STM-1

A todo esto, hacia 1900 la longitud del año tropical varió a 365,24219879. Es decir, para el año 4317 se acumulará nuevamente un día de retraso, aún con las correcciones de Julio Cesar y de Gregorio XIII. La historia continua, los relojes son plesiócronicos y requieren justificarse.

### 3.2- FUNCIÓN DE LOS PUNTEROS

La función de los punteros es la justificación y reconocer la posición del VC-4 (VC-3 o VC-12) dentro de la trama. Permiten absorber cambios de fase o de velocidad (efectúa el proceso de justificación entre unidad VC-N que ingresa a un nodo). En efecto, aún en redes síncronas la fase de arribo de los canales puede cambiar debido a jitter de fase o wander de transmisión o debido a la entrada de canales con distinto recorrido, es decir distinta fase de reloj. En cambio, el proceso de justificación previsto en el interior de la trama de C-4 (C-3 o C-12) sirve para justificar al canal PDH (2, 34 o 140 Mb/s) que ingresa en la trama SDH.

**PUNTEROS DE AU-4 PARA VC-4.** En la **Fig 01/03** se muestran los punteros de AU-4 para VC-4 que consisten en 9 Bytes y que se ubican en la cuarta fila de la trama del STM-1. La secuencia ocupada se encuentra en la **Tabla 06**.

**Tabla 06: Componentes de la secuencia de punteros de AU-4 para VC-4.**

<b>-H1</b>	1 Byte. (NNNN SS ID) llevan información de alineamiento NNNN; indicación si se trata de AU/TU mediante SS y los punteros ID.
<b>-Y</b>	2 Bytes. (1001 XX11) Para relleno y XX reservados.
<b>-H2</b>	1 Byte. (ID ID ID ID) información complementaria de punteros. Cuando se forma el VC-4 inicialmente el valor del puntero ID es igual a cero y el byte J1 se encuentra luego de H3 (ver el esquema debajo).
<b>-1</b>	2 Bytes. (1111 1111) rellenos.
<b>-H3</b>	3 Bytes. Se usan como oportunidad para la justificación negativa. Los Bytes 0 se usan para la oportunidad de justificación negativa.

A1	A1	A1	A2	A2	A2	J0	xx	xx		
B1	M	M	E1	M	xx	F1	xx	xx		
D1	M	M	D2	M	xx	D3	xx	xx	<b>POH</b>	<b>Carga Util</b>
<b>H1</b>	---	---	<b>H2</b>	---	---	<b>H3</b>	<b>H3</b>	<b>H3</b>	<b>J1</b>	
B2	B2	B2	K1	xx	xx	K2	xx	xx	B3	
D4	xx	xx	D5	xx	xx	D6	xx	xx	C2	
D7	xx	xx	D8	xx	xx	D9	xx	xx	G1	
D10	xx	xx	D11	xx	xx	D12	xx	xx	F2	
S1	---	---	---	---	M1	E2	xx	xx	H4	
<b>SOH</b>										
									F3	
									K3	
									N1	

Se muestra el caso de los punteros para VC-4 en la **Fig 01**. En la **Fig 04** se presenta el ejemplo de funcionamiento de los punteros para la justificación negativa-nula-positiva. Observaciones:

- El VC-4 puede moverse en el interior de la trama del STM-1 debido a que debe absorber variaciones de velocidad.
- Los punteros indican la posición donde comienza el VC-4.
- La carga útil se divide en 783 grupos de 3 Bytes cada uno, numerados desde 0 a 782 (**Fig 01**).
- Cada grupo numerado posee 3 Bytes para hacer coincidir la carga útil de 140 Mb/s y de 3x34 Mb/s.
- El comienzo de la numeración es a partir de los punteros, es decir, luego de H3.
- El valor de los bits ID...ID (10 bits) numera la posición donde comienza el VC-4.
- En el ejemplo de **Fig 04** se expresa como el valor genérico N.

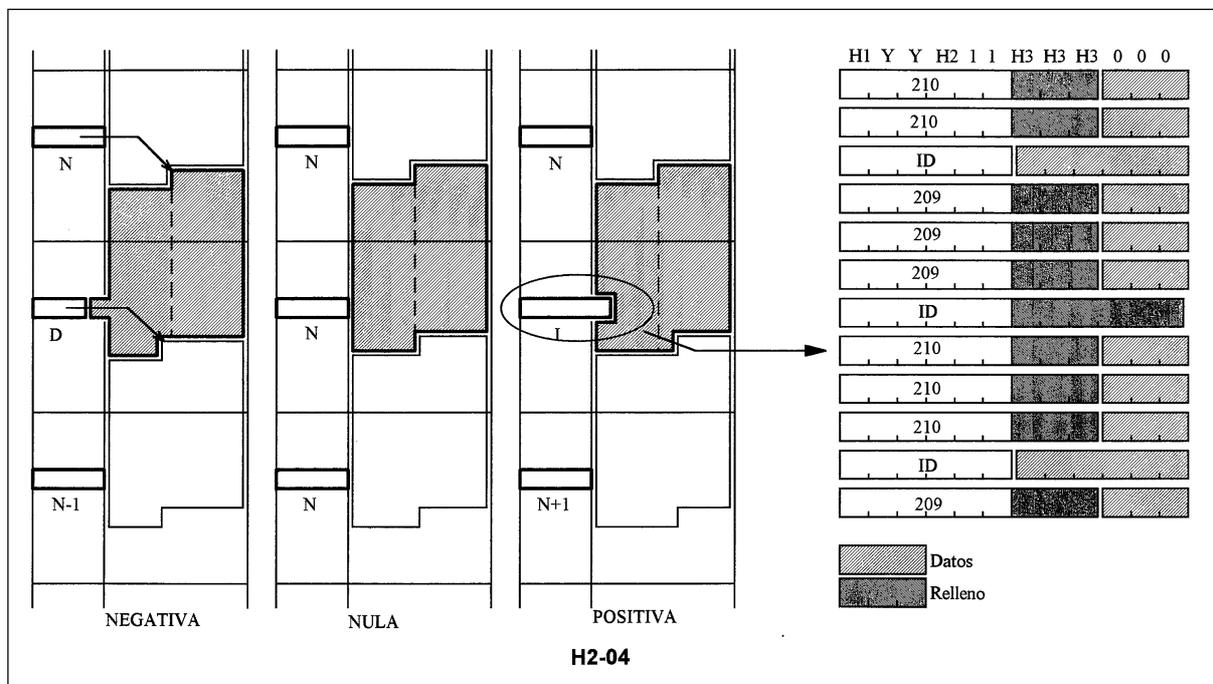
Cuando se requiere modificar la posición del inicio de VC-4 se indica el cambio mediante los bits ID. Si el corrimiento es hacia adelante (menor velocidad relativa de VC-4 respecto del STM-1) se denomina **justificación positiva**. Aquí, no se coloca información en los Bytes 0 (se rellenan los 3 Bytes con unos) y se transmiten los bits I de H1 y H2 negados. Si el corrimiento es hacia atrás (lo que demuestra una velocidad relativa mayor de VC-4 respecto de STM-1) se denomina **justificación negativa**. Entonces, se coloca información en los 3 Bytes H3 y se transmiten los bits D negados.

Solo se puede hacer una operación de justificación cada 4 tramas. A cada paso de justificación primero se transmiten los bits I o D negados y luego se transmite el valor correcto de los ID. De esta forma una justificación requiere el cambio de 5 bits simultáneos. De otra manera, si se cometiera un error en un bit en la numeración de los ID, podría introducirse una justificación no deseada. Si se requiere un cambio de posición arbitrario del valor del puntero se indica mediante la bandera

## ESTRUCTURA DE TRAMA STM-1

que en la condición normal es NNNN= 0110 y en la condición de reenumeración es NNNN= 1001. Si se recibe un nuevo valor de puntero 3 veces consecutivas sin indicación de bandera 1001 se da por correcto igualmente.

Si la velocidad a introducir en el VC-4 es superior a la capacidad de carga útil pueden usarse varios VC-4 **concatenados** en el STM-N. En tal caso, la primer trama STM-1 lleva el puntero correcto y la indicación de concatenación de las demás tramas STM-1 está señalada mediante H1H2= 1001 SS11 1111 1111. Cualquier violación en las reglas de funcionamiento de los punteros determina una alarma de alto nivel denominada Pérdida de Puntero **LOP** (*Loos Of Pointer*).



**Fig 04. Forma de funcionamiento de los punteros en VC-4.**

**PUNTEROS AU-3 PARA VC-3.** Para este caso el valor de H1.H2.H3 es el mismo que para el VC-4. Sin embargo, existen 3 juegos debido a que son 3 los VC-3 que se multiplexan. Cada conjunto de H1.H2.H3 indica la posición de un VC-3. La numeración de los Bytes en la carga útil comienza al final de H3. El manejo de los bits ID es igual al señalado más arriba. Cada conjunto de H1.H2.H3 funciona en forma independiente para cada afluente de entrada. Para la justificación positiva y negativa se usan los Bytes H3 y 0 de la trama. Cuando en VC-3 se coloca un TUG-3 conteniendo 21x2 Mb/s el valor de H1.H2.H3 cambia por una secuencia fija **NPI** (Indicación de Puntero Nulo).

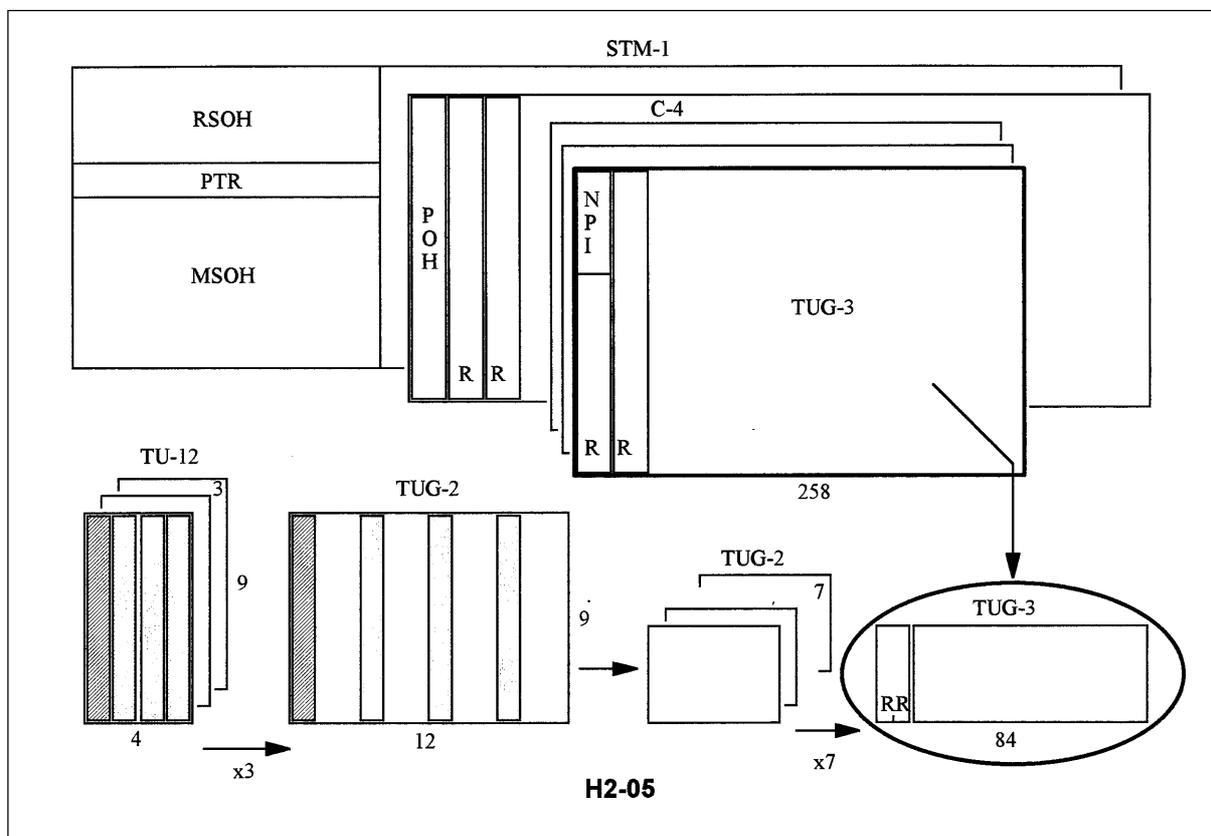
Los punteros pueden funcionar en el **modo bloqueado** (cuando el reloj del VC se mantiene con la misma fase del TU) o en el **modo flotante** (por ejemplo, un STM-1 que recibe un VC-4 desde otro STM-1 con distinto reloj o jitter). La estructura de trama de VC-4 conteniendo 3xVC-3 es la siguiente: una columna de POH, dos columnas de relleno, tres columnas de punteros y 3 contenedores VC-3. El contenedor VC-3 posee: una columna de POH y 85 columnas de carga útil.

J1	xx xx	H1 H1 H1	
B3	xx xx	H2 H2 H2	
C2	xx xx	H3 H3 H3	
G1	xx xx	xx xx xx	
F2	xx xx	xx xx xx	
H4	xx xx	xx xx xx	
F3	xx xx	xx xx xx	
K3	xx xx	xx xx xx	
N1	xx xx	xx xx xx	
<b>POH</b>	<b>Relleno (2)</b>	<b>Punteros (3)</b>	<b>3xVC-3</b>

## ESTRUCTURA DE TRAMA STM-1

### 4- MAPEADO DE 2 Mb/s EN VC-4

El caso más interesante de los mapeados en la carga útil es el acceso con tributarios de 2 Mb/s directamente a STM-N. De acuerdo con la propuesta de ETSI el STM-1 de 155.520 kb/s puede albergar a 63 tributarios de 2048 kb/s.



**Fig 05. Mapeo de 2 Mb/s en un contenedor VC-4.**

#### 4.1- ORGANIZACIÓN DE TRAMA.

Los pasos de multiplexación se presentan en la Fig 05 y son los siguientes:

**-CONTENEDOR C-12.** Cada trama del tributario de 2 Mb/s (32 Bytes) se ingresa en un C-12 mediante el agregado de Bytes de relleno R (1111 1111) y justificación W1...W4 (W5). Se trata de un proceso que involucra 4 tramas del tributario con distinto W y determina un contenedor de 34 Bytes. Los Bytes W1...W4 (W5) dependen del tipo de mapeado (ver **Tabla 07**).

**-CONTENEDOR VIRTUAL VC-12.** Con el agregado de una Tara de Trayecto POH (Bytes V5-J2-Z6-Z7 alternados en las 4 tramas) se forma el VC-12 de 35 Bytes. El V5 lleva paridad BIP-2 y alarmas remotas (FERF y FEBE). J2 (similar a J1) se usa para la verificación del estado (continuidad) de la conexión en el trayecto del VC-12 y se trata de una secuencia de 16 Bytes fijos.

**-UNIDAD DE TRIBUTARIO TU-12.** Se obtiene mediante la adición de un Byte para punteros (V1-V2-V3-V4). Se trata de un ciclo de 4 tramas de 36 Bytes con numeración según la Fig 06. El VC-12 se mueve en forma flotante o se encuentra bloqueado dentro de TU-12. El primer caso ocurre cuando los relojes que los vinculan son distintos. El PTR señala la posición del primer Byte del VC-12 (V5) dentro de TU-12.

**-GRUPO DE UNIDAD DE TRIBUTARIO.** Por entrelazado de Bytes de 3 unidades TU-12 se obtiene el **Grupo de Unidades de Tributario TUG-2**. Alternando Bytes de 7 de los TUG-2 se obtiene el **Grupo de Unidades de Tributario TUG-3**. Los punteros del TUG-3 (H1-H2-H3) se convierten en la denominada **Indicación de Puntero Nulo NPI** (H1= 1001 SS11 y H2=1110 0000) y con el agregado de 2 columnas de rellenos R se completan los 86 Bytes.

**-CONTENEDOR VC-4, UNIDAD AU-4 y MODULO STM-1.** Por entrelazado de Bytes de 3xTUG-3 y agregando 2 columnas de relleno y la tara de trayecto POH se obtiene el Contenedor Virtual VC-4. Luego se forma la Unidad

## ESTRUCTURA DE TRAMA STM-1

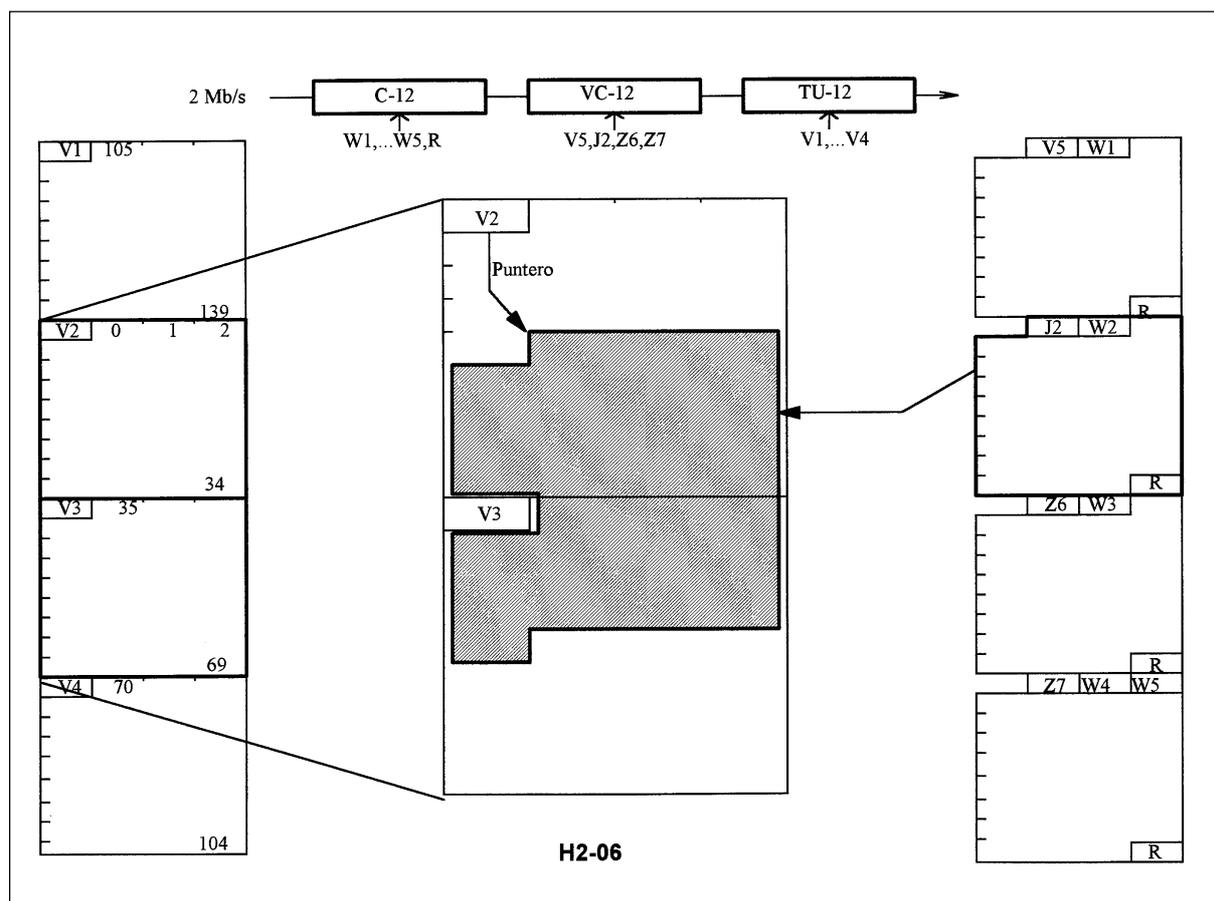
Administrativa AU-4 adicionando los punteros H1-H2-H3. Por último, se llega al Módulo de Transporte Sincrónico STM-1 mediante el agregado de la Tara de Sección SOH. A continuación se hace referencia al funcionamiento de C-12, VC-12 y TU-12; en tanto que la multiplexación TUG-2, TUG-3 se determina gráficamente desde la **Fig 06**.

### 4.2- MAPEADO Y JUSTIFICACIÓN C-12

**MAPEADO.** La introducción del canal de 2 Mb/s puede ser por asociación de bit o byte, en forma sincrónica o asincrónica y con puntero flotante o bloqueado. El funcionamiento se indica mediante los bits de etiqueta LLL. Los **Bytes W1...W5** involucrados se indican en la **Tabla 07** (R= relleno; I= información de tributario de 2 Mb/s; T= tara de trayecto adicional; C<sub>1</sub>C<sub>2</sub> control para justificación; S<sub>1</sub>S<sub>2</sub> oportunidad de justificación).

**Tabla 07: Función de los Bytes usados en el Contenedor C-12.**

	<i>Tipo 1</i>	<i>Tipo 2</i>	<i>Tipo 3</i>	<i>Tipo 4</i>	<i>Tipo 5</i>
W1	10RRRRRR	10RRRRRR	RRRRRRRR	RRRRRRRR	RRRRRRRR
W2	10RRRRRR	10TTTTRR	RRRRRRRR	RRRRRRRR	C <sub>1</sub> C <sub>2</sub> TTTTRR
W3	10RRRRRR	10TTTTRR	RRRRRRRR	RRRRRRRR	C <sub>1</sub> C <sub>2</sub> TTTTRR
W4	10RRRRRR	10RRRRRR	RRRRRRRR	RRRRRRRR	C <sub>1</sub> C <sub>2</sub> TTTRS <sub>1</sub>
W5	IIIIIIII	IIIIIIII	TS:0	RRRRRRRR	S <sub>2</sub> IIIIIIII
Mapeado	Bit	Bit	Byte	Byte	Bit
Reloj	Sincrónico	Sincrónico	Sincrónico	Sincrónico	Asincrónico
Puntero	Fijo	Flotante	Fijo	Flotante	Flotante



**Fig 06. Proceso de justificación de punteros en VC-12.**

#### OBSERVACIONES.

- La correspondencia asincrónica solo es posible en modo flotante.
- Es también el único caso donde se requiere justificación, en los demás casos no existe.
- Los bits de control C1 y C2 actúan sobre los espacios de justificación S1 y S2.
- En el modo fijo los Bytes V1-V2-V3-V4 y V5-J2-Z6-Z7 se convierten en rellenos.
- El modo sincrónico a byte flotante (tipo 4) permite el acceso directo al canal de 64 kb/s.
- El intervalo TS:0 de la trama de 2 Mb/s se convierte en relleno.

## ESTRUCTURA DE TRAMA STM-1

- En el tipo 3, con puntero fijo, el TS:0 de la trama sigue a los Bytes W1...W4.
- El mapeado de bit se usa para destino entre multiplexores de 2 Mb/s.
- Mientras que el mapeado de Byte para destino entre canales de 64 kb/s.
- El mapeado en Bytes solo admite la operación sincrónica.
- En este caso VC-12 entrega el reloj al múltiplex de 2 Mb/s.

**JUSTIFICACIÓN.** La **operación asincrónica** (cuando el VC-12 y el múltiplex trabajan con distinto reloj) requiere del uso de justificación. Se trata de un proceso que involucra 4 tramas y hace uso de los Bytes W1...W4. Los bits  $C_1C_2$  indican la justificación (el estado 00 indica que  $S_1S_2$  llevan información; 01 indican información y relleno respectivos; 10 con relleno e información y 11 ambos espacios  $S_1S_2$  con relleno). La distribución de los primeros 3 bytes (fila inicial) de cada VC-12 es la siguiente:

W1...W4	I...W5	
1 1 1 1 1 1 1 1	I I I I I I I I	Frame No 1
C1 C2 1 1 1 1 1 1	I I I I I I I I	Frame No 2
C1 C2 1 1 1 1 1 1	I I I I I I I I	Frame No 3
C1 C2 1 1 1 1 1 S1	S2 I I I I I I I I	Frame No 4

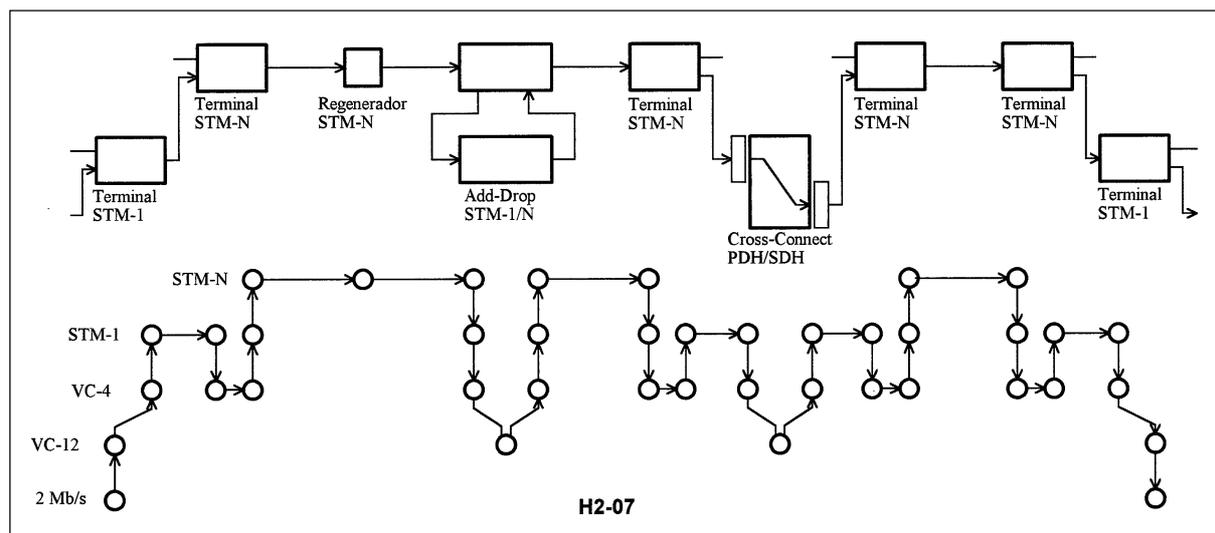
Los 3 bits  $C_1$  controlan la justificación sobre el bit  $S_1$  y los  $C_2$  lo hace sobre el bit  $S_2$ . Una entrada sincrónica operando sobre un mapeado asincrónico tiene en  $S_2$  siempre información (I) y en  $S_1$  siempre un relleno (1).

### 4.3- TARA DE TRAYECTO VC-12 Y PUNTEROS TU-12

**TARA DE TRAYECTO.** Consiste en un byte de POH. SE trata de V5 para funciones de paridad BIP-2, alarmas remotas (FERF y FEBE) y etiqueta de señal (Signal Label). Se disponen de información de paridad ( $B_1$ - $B_2$ - $B_3$ - $V_5$ ) para distintas partes de la red SDH. En la **Fig 07** se realiza un diagrama de conexión.

Así como el proceso de justificación se efectúa a nivel de C-12 (entrada de 2 Mb/s plesiócrono) y C-4 (para 140 Mb/s) y el proceso de punteros se efectúa a nivel de TU-12 o AU-4 en el interior de redes SDH, también la tara de trayecto POH se ingresa a nivel de VC-12 y VC-4.

POH	W1...W4	I...W5	
V5	1 1 1 1 1 1 1 1	I I I I I I I I	Frame No 1
J2	C1 C2 1 1 1 1 1 1	I I I I I I I I	Frame No 2
N2	C1 C2 1 1 1 1 1 1	I I I I I I I I	Frame No 3
K4	C1 C2 1 1 1 1 1 S1	S2 I I I I I I I I	Frame No 4

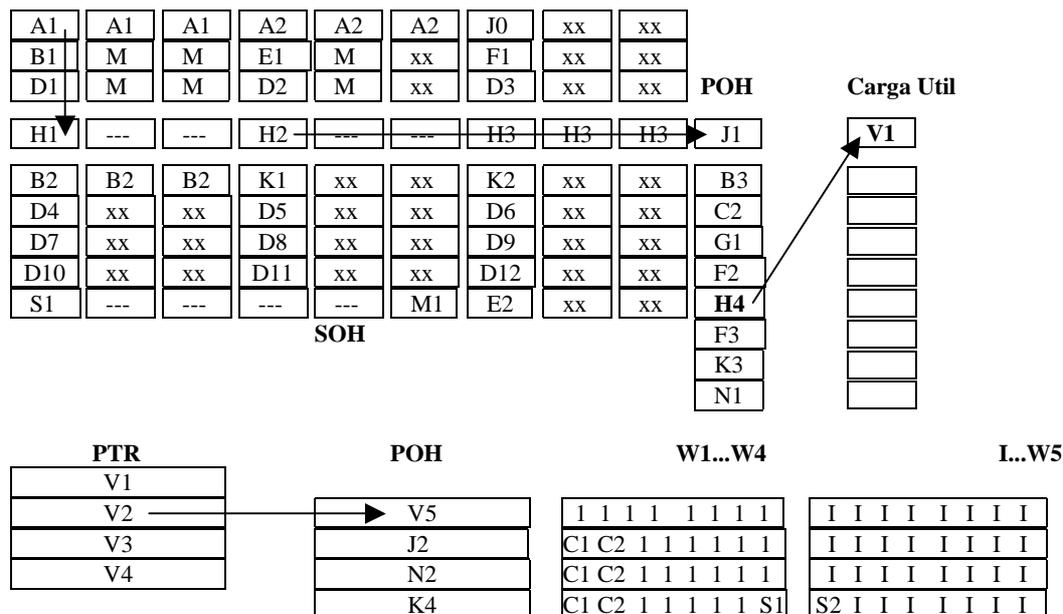


**Fig 07. Proceso de mapeo del tipo 2Mb/s\_VC12\_VC4\_STM1.**

## ESTRUCTURA DE TRAMA STM-1

**PUNTEROS TU-12.** Los punteros indican la posición de VC-12 dentro de TU-12. La numeración de Bytes se da en **Fig 06** y en la **Tabla 09**. Se tienen las siguientes observaciones:

- Los Bytes V1-V2 (NNNN SSID IDID IDID) funcionan de **punteros en el modo flotante** en forma similar a H1-H2.
- En el **modo bloqueado** (cuando el reloj del VC se mantiene con la fase del TU) V1 a V4 son relleno.
- Se dispone de una correspondencia directa entre la trama de 2 Mb/s y el VC-12.
- El **modo flotante** ocurre cuando un STM-1 recibe un VC-12 desde otro STM-1 con distinto reloj.
- Esto se refiere a que la ubicación del comienzo de la trama VC-12 dentro del contenedor es aleatorio.
- La posición se indica mediante los punteros V1...V4.
- La posición de los Bytes V1...V4 se determina mediante el Byte H4 de la POH en VC-4 (multitrama para tributarios).
- En la forma flotante se estructuran 4 tramas consecutivas indicadas mediante 2 bits del Byte H4.



La secuencia de alineamiento es la siguiente:

- Los bytes A1-A2 del SOH permiten alinear la trama y obtener los bytes H1-H2.
- Los bytes H1-H2 funcionan de punteros y permiten determinar el byte J1 que inicia el POH de VC-4.
- El byte J1 determina la posición del byte H4.
- El byte H4 determina la presencia de los bytes V1-V2 del VC-12.
- Los bytes V1-V2 actúan de punteros para determinar la posición del byte V5 que inicia el VC-12.
- El byte V5 determina la posición de la información de tributario y la justificación.

**Tabla 08: Función y contenido de los Bytes de POH en VC-12.**

<b>-V5</b>	1 Byte. (PPEX LLLF) con las siguientes funciones:
<b>.PP</b>	2 bits. Información de paridad (el primer bit controla los bits impares y el segundo los bits pares de VC-12; según el criterio BIP-2), no se incluye en el cálculo los Bytes V1..V4.
<b>.E</b>	1 bit. Alarma remota <b>FEBE</b> que indica recepción con errores sobre PP.
<b>.X</b>	1 bit. No usado
<b>.LLL</b>	3 bits. Etiqueta (canal equipado, no equipado, canal sincrónico y asíncrono flotante de bit, canal sincrónico flotante de Byte y canal asíncrono flotante de bit).
<b>.F</b>	1 bit. Alarma de receptor remoto (alarma <b>FERF</b> debido a LOS/LOF).
<b>-J2</b>	1 Byte. Para aplicaciones similares al J1 del POH de VC-4.
<b>-N2</b>	1 Byte. Similar a N1.
<b>-K4</b>	1 Byte. Similar a K3.

**Tabla 09: Componentes de la secuencia de punteros de TU-12 para VC-12.**

<b>-V1</b>	1 Byte. (NNNN SSID) llevan información de alineamiento NNNN; indicación si se trata de AU/TU mediante SS y los punteros ID.
<b>-V2</b>	1 Byte. (IDID IDID) información complementaria de punteros.
<b>-V3</b>	1 Byte. Se usan como oportunidad para la justificación negativa, el byte numerado como 35 se lo usa para justificación positiva.
<b>-V4</b>	1 Byte. (1111 1111) rellenos.

## ESTRUCTURA DE TRAMA STM-1

### 5- MULTIPLEXACIÓN STM-N

La particularidad de la jerarquía SDH es la posibilidad de multiplexación sucesiva de módulos STM-1 por el simple entrelazado de Bytes. Por ello, no resulta necesario definir la trama para velocidades superiores a 155 Mb/s; **STM-1 es la primera y única trama definida**. Se debe tener en cuenta que como se disponen de N tramas STM-1 el **módulo STM-N** tendrá 270xN Bytes de longitud y la duración de la trama continúa siendo 125  $\mu$ seg. La velocidad en kb/s de transmisión se multiplica por N (4 o 16).

Identidad	Velocidad	Canales a 64 kb/s
STM-1	155.520 kb/s	63x30= 1890
STM-4	622.080 kb/s	4x1890= 7560
STM-16	2.488.320 kb/s	4x7560= 30240

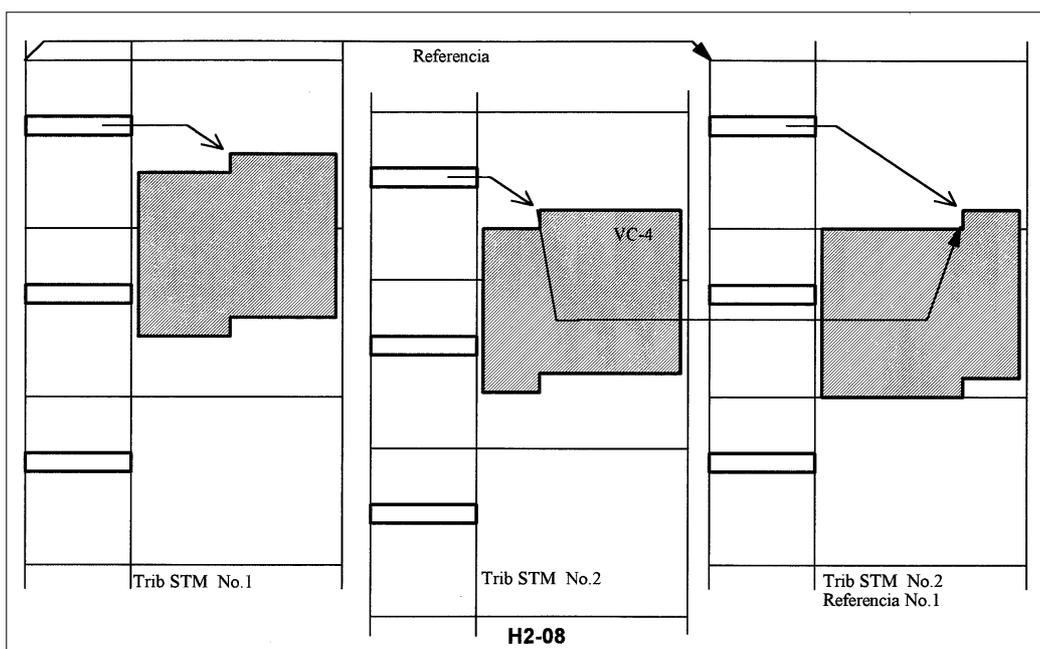
La SOH consiste en Nx9 Bytes de ancho y 9 Bytes de altura. El Byte C1 de SOH identifica a cada STM-1 dentro del STM-N, es decir da la coordenada de grado de entrelazado (valor binario de la multicolumna). De observarse que:

- B1-E1-F1-D1...D12-K1-K2-E2 se transmiten solo en el primer STM-1;
- A1-A2-C1-B2-Z1-Z2 se transmiten en los N canales STM-1 del STM-N.

En el multiplexado STM-N se requiere de un **cambio de los punteros** para absorber el corrimiento de las distintas tramas STM-1 entre sí. Las mismas pueden llegar con distinto desfase dependiendo del vínculo de unión y la distancia desde donde provienen (cada bit a 155 Mb/s tiene una longitud de 2 mts y distinto recorrido de cables pueden producir desfases apreciables). Una trama STM-1 se toma como referencia para armar la trama STM-N; las demás cambian el puntero para adaptarse a la nueva fase.

En la **Fig 07** se muestra un canal de 2 Mb/s que ingresa a una sección STM-N. En la próxima sección se produce una conexión entre multiplexores a nivel de trama STM-1. Luego se dispone de un conmutador Cross-Connect que traslada el VC-12 conteniendo a la trama de 2 Mb/s hacia la sección posterior.

Obsérvese que cuando se cambia de sección se requiere un ajuste de punteros del AU-4. Se ha tomado la primer trama STM-1 como referencia de fase para el armado de STM-N. Por lo tanto, el contenedor VC-4 de la segunda trama STM-1, para mantener la misma posición debe cambiar su puntero. Tal efecto se muestra en la **Fig 08**.



**Fig 08. Funcionamiento de punteros en la multiplexación STM-N.**

